

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

Appl. No. 09/783,034
Doc. Ref. A01

PUBLICATION NUMBER : 11102989
PUBLICATION DATE : 13-04-99

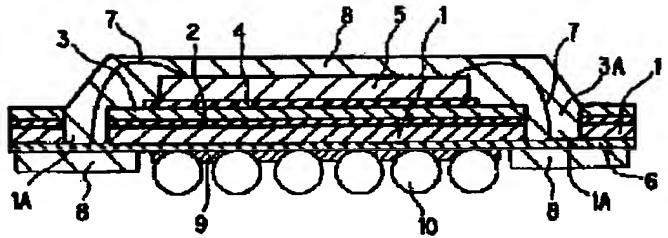
APPLICATION DATE : 26-09-97
APPLICATION NUMBER : 09262520

APPLICANT : HITACHI CABLE LTD;

INVENTOR : YONEMOTO TAKAHARU;

INT.CL. : H01L 23/12 // H01L 21/60

TITLE : BGA SEMICONDUCTOR DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To enable a BGA semiconductor device to be lessened in material cost, improved in productivity, and stabilized in a wire bonding characteristic, by a method wherein a semiconductor device is fixed directly to a stiffener, and an outer hole is provided to the insulating tape of a TAB tape and the stiffener to make a copper foil circuit pattern exposed.

SOLUTION: A polyimide tape 1 is provided with an outer hole 1A, and a stiffener 3 is possessed of an outer hole 3A. Therefore, a copper foil circuit pattern 6 is exposed at the outer holes 1A and 3A on a semiconductor device side. The pads of a semiconductor device 5 are connected to the copper foil circuit pattern 6 with bonding wires 7 through the outer holes 3A and 1A, and the semiconductor device 5 and the outer holes 3A and 1A are sealed up with a molding resin 8 enveloping the bonding wires 7. Furthermore, a part of the copper foil circuit pattern 6 opposite to the outer holes 3A and 1A is sealed up with the molding resin 8 to be reinforced.

COPYRIGHT: (C)1999,JPO

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-102989

(43) 公開日 平成11年(1999)4月13日

(51) Int.Cl.⁶
H 0 1 L 23/12
// H 0 1 L 21/60

識別記号
3 1 1

F I
H 0 1 L 23/12 L
21/60 3 1 1 W
23/12 W
N

審査請求 未請求 請求項の数6 OL (全6頁)

(21) 出願番号 特願平9-262520

(22) 出願日 平成9年(1997)9月26日

(71) 出願人 000005120
日立電線株式会社
東京都千代田区丸の内二丁目1番2号
(72) 発明者 大高 達也
茨城県土浦市木田余町3550番地 日立電線
株式会社システムマテリアル研究所内
(72) 発明者 吉岡 修
茨城県土浦市木田余町3550番地 日立電線
株式会社システムマテリアル研究所内
(72) 発明者 村上 元
茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内
(74) 代理人 弁理士 平田 忠雄

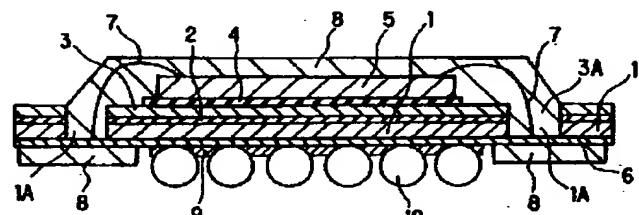
最終頁に続く

(54) 【発明の名称】 BGA型半導体装置

(57) 【要約】

【課題】 生産性を高くし、材料費を低下し、ワイヤボンディング性の安定したBGA型半導体装置を提供すること。

【解決手段】 ポリイミドテープ1とスティフナー3にアウターホール1A、3Aを形成し、ポリイミドテープ1に接着剤2を介して直接に接着させたスティフナー3に固定された半導体素子5と銅箔回路パターンをアウターホール3A、1Aを介してボンディングワイヤ7で接続する。



【特許請求の範囲】

【請求項1】 絶縁テープの片面に形成された銅箔回路パターン上に半田ボールをアレイ状に配置し、前記絶縁テープの他面に補強用のスティフナーを接着するとともに前記スティフナー上に半導体素子を固定し、前記半導体素子と銅箔回路パターンをポンディングワイヤで接続したBGA型半導体装置において、

前記スティフナーは、前記絶縁テープの前記他面に接着剤を介して直接に接着されるとともに所定の位置にアウターホールを有し、

前記絶縁テープは、前記スティフナーの前記アウターホールに対応する位置に前記銅箔回路パターンを前記他面に露出するアウターホールを有し、

前記ポンディングワイヤは、前記スティフナーの前記アウターホールと前記絶縁テープの前記アウターホールを通じて前記半導体素子と前記銅箔回路パターンを接続する構成を有することを特徴とするBGA型半導体装置。

【請求項2】 前記スティフナーは、少くとも前記アウターホールの内周縁を含む所定の領域が絶縁されている構成の請求項1記載のBGA型半導体装置。

【請求項3】 前記絶縁テープは、厚さが $100\mu m$ 以下のポリイミドテープであり、

前記銅箔回路パターンは、 $35\mu m$ 以下の厚さを有するとともに厚さが $35\mu m$ 以下の熱硬化性接着剤によって前記絶縁テープに接着されている構成の請求項1記載のBGA型半導体装置。

【請求項4】 前記スティフナーは、厚さが $50\mu m$ 以下で軟化点が $250^{\circ}C$ 以下の熱可塑性接着剤によって前記絶縁テープに接着されている構成の請求項1記載のBGA型半導体装置。

【請求項5】 前記スティフナーは、厚さが $50\mu m$ 以下の熱硬化性接着剤によって前記絶縁テープに接着されている構成の請求項1記載のBGA型半導体装置。

【請求項6】 前記スティフナーは、ポンディングワイヤによってグランド電位に接続されている構成の請求項1記載のBGA型半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はBGA (Ball Grid Array) 型半導体装置に関し、特に、TABテープを補強するスティフナーを有したBGA型半導体装置に関する。

【0002】

【従来の技術】 近年のLSI素子の出入力数の増大とともに、外部回路に接続される入出力用のリードとして機能する半田ボールをアレイ状に配置したBGA型半導体装置の要求が高まっている。

【0003】 図15は従来のBGA型半導体装置を示す。このBGA型半導体装置はポリイミドテープ1の片面に銅箔回路パターン6を形成したTABテープを使用

することによりコストダウンを図るものである。ポリイミドテープ1は他面に両面接着剤付きフィルム17を介してスティフナー18が貼付されており、スティフナー18は接着剤4を介して半導体素子5が固着されている。半導体素子5のパッド(図示せず)はポンディングワイヤ7によって銅箔回路パターン6に接続されており、銅箔回路パターン6はソルダーレジスト9によって保護されながら半田ボール10に接続されている。半導体素子5および銅箔回路パターン6のポンディングワイヤ7との接続部はモールド樹脂8によって封止されている。

【0004】

【発明が解決しようとする課題】 しかし、従来のBGA型半導体装置によると、スティフナーを貼り付けるとき、両面接着剤付きテープの貼り付けと、スティフナーの貼り付けの2回の貼り付け工程が必要になるため、生産性が低下し、また、両面接着剤付きテープを使用しているため、材料費が大になり、更に、ポリイミドテープに接着剤で接着された銅箔回路パターンにワイヤポンディングを行なうため、接着剤の特性によってワイヤポンディング性が大幅に左右される。従って、本発明の目的は生産性を高くし、材料費を低下し、ワイヤポンディング性の安定したBGA型半導体装置を提供することにある。

【0005】

【課題を解決するための手段】 本発明は、上記の目的を実現するため、絶縁テープの片面に形成された銅箔回路パターン上に半田ボールをアレイ状に配置し、前記絶縁テープの他面に補強用のスティフナーを接着するとともに前記スティフナー上に半導体素子を固定し、前記半導体素子と銅箔回路パターンをポンディングワイヤで接続したBGA型半導体装置において、前記スティフナーは、前記絶縁テープの前記他面に接着剤を介して直接に接着されるとともに所定の位置にアウターホールを有し、前記絶縁テープは、前記スティフナーの前記アウターホールに対応する位置に前記銅箔回路パターンを前記他面に露出するアウターホールを有し、前記ポンディングワイヤは、前記スティフナーの前記アウターホールと前記絶縁テープの前記アウターホールを通じて前記半導体素子と前記銅箔回路パターンを接続する構成を有することを特徴とするBGA型半導体装置を提供する。

【0006】 本発明のBGA型半導体装置において、スティフナーは、少くともアウターホールの内周縁を含む所定の領域が絶縁されていてもよく、また、絶縁テープは、厚さが $100\mu m$ 以下のポリイミドテープであり、銅箔回路パターンは、 $35\mu m$ 以下の厚さを有するとともに厚さが $35\mu m$ 以下の熱硬化性接着剤によって絶縁テープに接着されている。更に、スティフナーは、厚さが $50\mu m$ 以下で軟化点が $250^{\circ}C$ 以下の熱可塑性接着剤によって前記絶縁テープに接着されているか、厚さが

50 μm以下の熱硬化性接着剤によって絶縁テープに接着されており、ある場合には、ボンディングワイヤによってグランド電位に接続されている。

【0007】

【発明の実施の形態】以下、本発明のBGA型半導体装置の形態を詳細に説明する。図1は本発明のBGA型半導体装置の実施の形態を示し、厚さ50 μm以下のポリイミドフィルム（例えば「ユーピレックス」の商品名で販売されているもの）1と、ポリイミドフィルム1の片面に熱硬化性接着剤で接着されている銅箔回路パターン6と、ポリイミドフィルム1の他面にポリイミド系熱可塑性接着剤2で接着されているスティフナー3と、スティフナー3に接着剤4で接着されている半導体素子5と、ソルダーレジスト9で保護されている銅箔回路パターン6に接続されている半田ボール10と、所定の部分を封止および補強するモールド樹脂8を備えている。

【0008】ポリイミドテープ1はアウターホール1Aを有し、スティフナー3はアウターホール3Aを有し、これによって銅箔回路パターン6はその部分で半導体素子5の側で露出している。半導体素子5のパッド（図示せず）はボンディングワイヤ7でアウターホール3A、1Aを介して銅箔回路パターン6と接続されており、半導体素子5およびアウターホール3A、1Aはボンディングワイヤ7を封入する形でモールド樹脂8で封止されている。モールド樹脂8は銅箔回路パターン6にアウターホール3A、1Aの反対側でも施されており、銅箔回路パターン6のこの部分を補強している。

【0009】図2はスティフナー3のアウターホール3Aを介して半導体素子5のパッド5Aと銅箔回路パターン6がボンディングワイヤ7で接続されている構造を示す。

【0010】図3より図11は本発明のBGA型半導体装置の製造工程を示す。【図3】アウターホール3Aを有する複数のスティフナー3を外枠3Bで一体化したものを準備する。外枠3Bは搬送用の孔3Cを有する。この外枠3Bを通常のリードフレームと同じパターンにすると、TABテープに貼り合わせた後の処理、例えば、接着剤の塗布、ワイヤボンディング、樹脂のモールド、半田ボールの固着等の後処理をリードフレームの後処理装置を利用して行うことができる。

【0011】【図4】TABテープを準備する。TABテープは、厚さ50 μmのポリイミドテープ（ユーピレックス）1と、その片面に厚さ25 μmの熱硬化性接着剤（図示せず）を介して接着された厚さ18 μmのSLP銅箔6と、ポリイミドテープ1の他面に形成された厚さ20 μmの軟化点が250°C以下のポリイミド系熱可塑性接着剤（あるいは熱硬化性接着剤）2によって構成されている。SLP銅箔6は通常のTAB工程を経て銅箔回路パターン6にされる。銅箔回路パターン6は表面にPb, Ag, あるいはAuがめっきされる。このTA

Bテープはパンチングによってアウターホール1Aを形成され、また、搬送用の孔1Bを形成される。

【0012】【図5】図3に示したスティフナー3に図4のTABテープを位置合わせする。

【0013】【図6】図5で位置合わせした後、スティフナー3に熱可塑性接着剤2を介してTABテープを接着して一体化する。

【0014】【図7】銅箔回路パターン6の所定の領域に後の工程で半田ボール10を搭載する前に所定の形状のソルダーレジスト9を塗布あるいは貼り付ける。

【0015】【図8】スティフナー3上に接着剤4を塗布してスティフナー3に半導体素子5を固定する。

【0016】【図9】ポリイミドテープ1のアウターホール1A、およびスティフナー3のアウターホール3Aに対応する銅箔回路パターン6の部分にワイヤボンディング加熱用のヒータ11を直接に接触させる。次に、半導体素子5のパッド（図2の5A）と銅箔回路パターン6をアウターホール3A、1Aを介してボンディングワイヤ7で接続する。

【0017】【図10】ワイヤボンディングした後、全体を上下のモールド金型12A、12Bの内部に装填し、樹脂注入孔13よりモールド樹脂を注入する。図中の矢印はモールド樹脂の流れを示す。

【0018】【図11】モールド樹脂の注入後、冷却工程を経て型抜きされる。次に、銅箔回路パターン6に半田ボール10を固着する。最後に、スティフナー3の不要部分を切除する。その結果、図1に示したBGA型半導体装置となる。

【0019】図12は完成前の状態でアウターホール3A、1Aを介して銅箔回路パターン6に電気特性チェックプローバ15を接触させているところを示す。これによって、半導体素子5等の電気特性をチェックすることができる。

【0020】図13は本発明のBGA型半導体装置の他の実施の形態を示し、ボンディングワイヤ7Aによってスティフナー3をグランド電位にする構成を有する。この場合、スティフナー3の露出部を絶縁物で被覆してボンディングワイヤ7が接地しないようにすることができる。

【0021】図14は本発明のBGA型半導体装置の他の実施の形態を示し、スティフナー3の端部にポリイミドワニス等の絶縁被覆16を設けた構成を有する。これによって、ボンディングワイヤ7がショートする恐れを避けることができる。この構成は、本発明のBGA型半導体装置を安定的に量産するのに望ましい。

【0022】

【発明の効果】以上説明した通り、本発明のBGA型半導体装置によると、スティフナーに直接半導体素子を固定するため、材料費を下げるとともに生産性を高めることができ、また、TABテープの絶縁テープとスティフ

ナーにアウターホールを設けて銅箔回路パターンを露出するようにしたため、安定したワイヤボンディング性を得ることができる。

【図面の簡単な説明】

【図1】本発明のBGA型半導体装置の実施の形態を示す断面図。

【図2】本発明のBGA型半導体装置の実施の形態を示す平面図。

【図3】本発明のBGA型半導体装置の製造工程を示す断面図。

【図4】本発明のBGA型半導体装置の製造工程を示す断面図。

【図5】本発明のBGA型半導体装置の製造工程を示す断面図。

【図6】本発明のBGA型半導体装置の製造工程を示す断面図。

【図7】本発明のBGA型半導体装置の製造工程を示す断面図。

【図8】本発明のBGA型半導体装置の製造工程を示す断面図。

【図9】本発明のBGA型半導体装置の製造工程を示す断面図。

【図10】本発明のBGA型半導体装置の製造工程を示す断面図。

す断面図。

【図11】本発明のBGA型半導体装置の製造工程を示す断面図。

【図12】本発明のBGA型半導体装置の完成前の電気特性のチェックを示す断面図。

【図13】本発明のBGA型半導体装置の他の実施の形態を示す断面図。

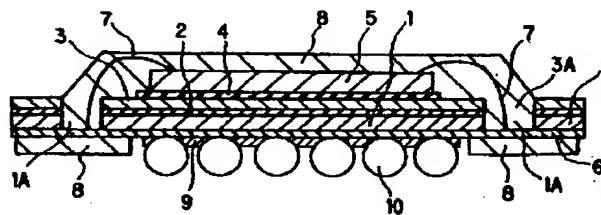
【図14】本発明のBGA型半導体装置の他の実施の形態を示す断面図。

【図15】従来のBGA型半導体装置を示す断面図。

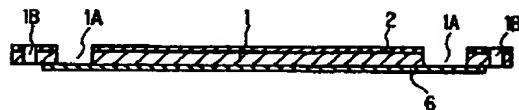
【符号の説明】

- | | |
|----|-----------|
| 1 | ポリイミドテープ |
| 1A | アウターホール |
| 2 | 熱可塑性接着剤 |
| 3 | スティフナー |
| 3A | アウターホール |
| 4 | 接着剤 |
| 5 | 半導体素子 |
| 6 | 銅箔回路パターン |
| 7 | ボンディングワイヤ |
| 8 | モールド樹脂 |
| 9 | ソルダーレジスト |
| 10 | 半田ボール |

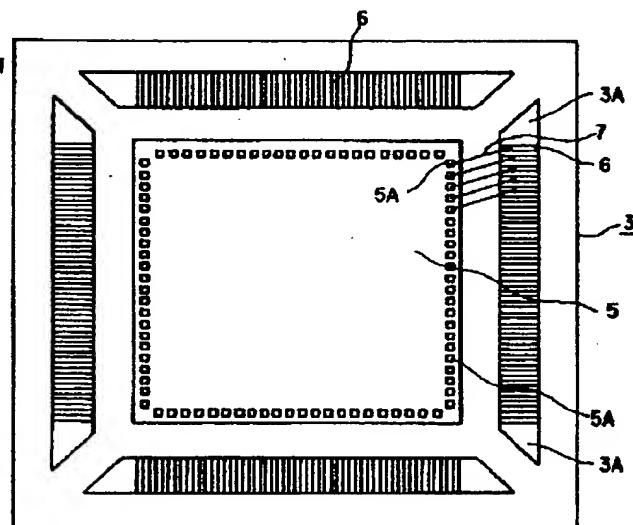
【図1】



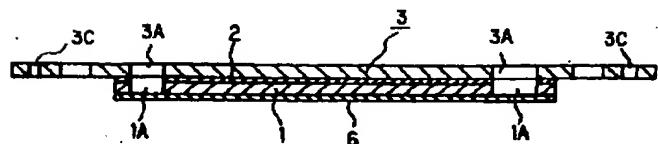
【図4】



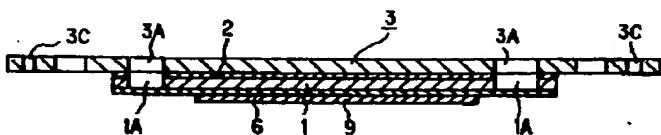
【図2】



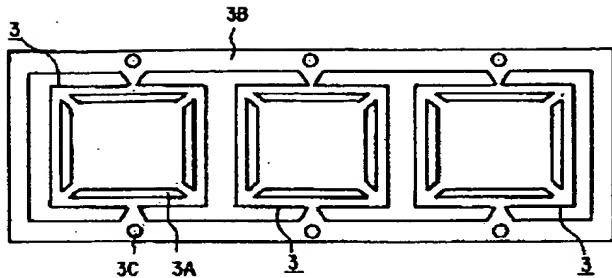
【図6】



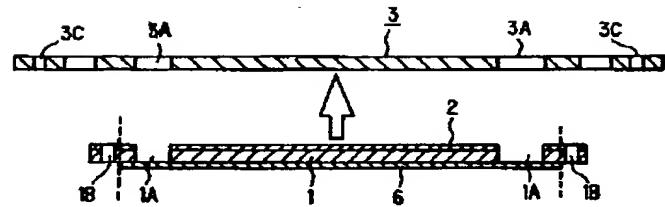
【図7】



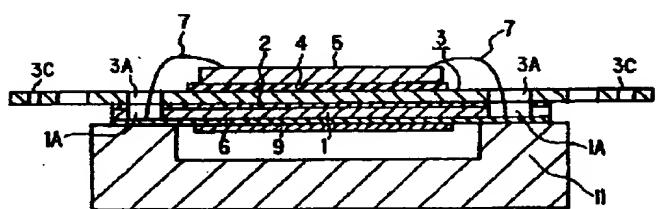
【図3】



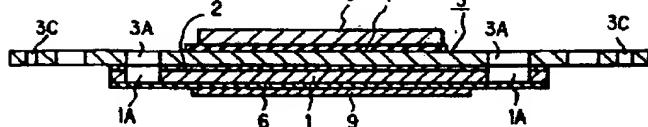
【図5】



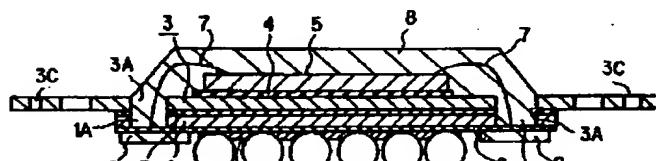
【図9】



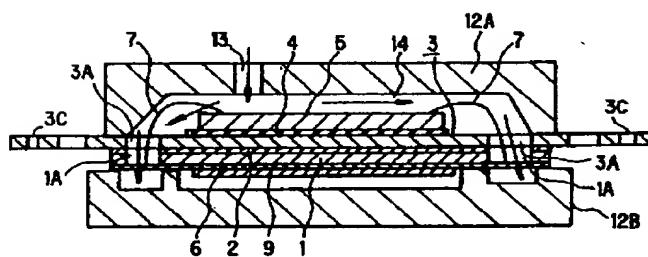
【図8】



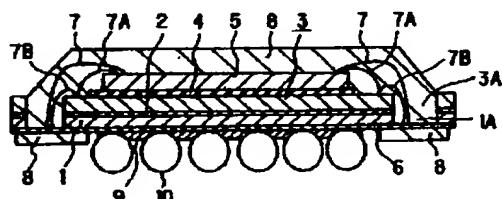
【図11】



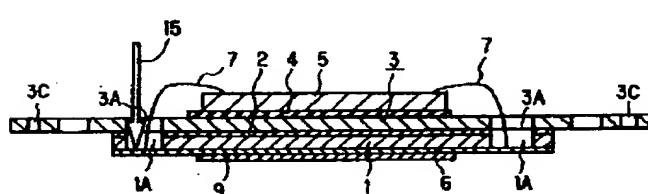
【図10】



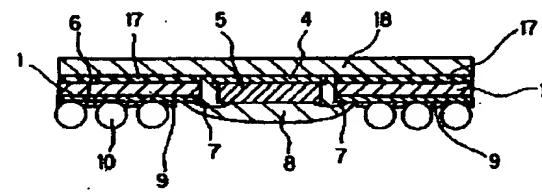
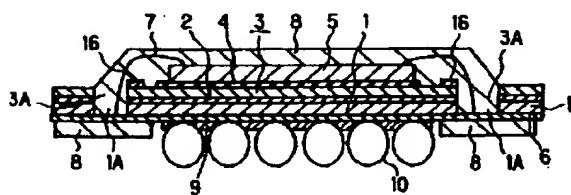
【図13】



【図12】



【図15】



フロントページの続き

(72)発明者 御田 譲

茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内

(72)発明者 米本 隆治

茨城県土浦市木田余町3550番地 日立電線
株式会社システムマテリアル研究所内